

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-134362

(43)Date of publication of application : 10.05.2002

(51)Int.Cl.

H01G 9/004
H01G 4/008
H01G 2/06
H01G 4/38
H01G 9/012
H01G 9/08

(21)Application number : 2000-326816

(71)Applicant : NEC TOYAMA LTD

(22)Date of filing : 26.10.2000

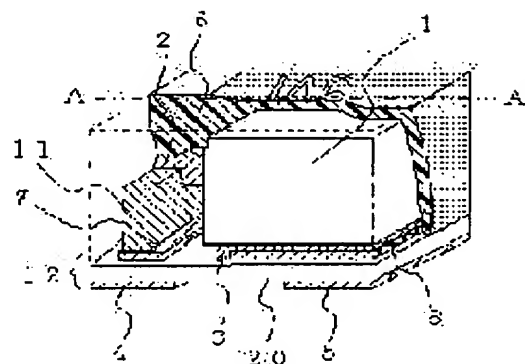
(72)Inventor : TANAKA YOSHIHIKO

(54) CHIP-TYPE SOLID ELECTROLYTIC CAPACITOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a chip-type solid electrolytic capacitor which enables reduction of outside dimensions size and increase of capacity.

SOLUTION: The chip-type solid electrolytic capacitor is provided with a printed circuit board 12, which has an anode connection land 7 and a cathode connection land 8, provided opposite to an upper surface of an insulation board 20 and also has an anode terminal 4 and a cathode terminal 5, provided opposite to each land in a lower surface and connected to each land via respective through-hole, an anode lead 11 planted in a surface of the anode connection land 7 and a capacitor element 1 where an anode lead 2 and a cathode layer are provided, the anode lead 2 is connected to the anode lead 11; and a cathode layer is connected to the cathode connection land 8 via conductive adhesive and is mounted on the printed circuit board 12. The entire printed circuit board 12 comprising the capacitor element 1 is sheathed by outer sheath resin 6.



1 : エンデンサ素子	7 : 陽極接続ランド
2 : 陽極リード線	8 : 陰極接続ランド
3 : 導電性接着剤	11 : 陽極リード
4 : 陽極端子	12 : PCB
5 : 陰極端子	20 : 絶縁板
6 : 外装樹脂	

LEGAL STATUS

[Date of request for examination]

19.09.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3543955

[Date of registration]

16.04.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It has the 1st land and 2nd land which were counterered and prepared in the top face of an electric insulating plate. The printed circuit board equipped with the 1st terminal and 2nd terminal which counterered said each land, were prepared in the inferior surface of tongue, and were connected to said each land by carrying out through hole **, respectively, It has the electric conduction material which stood erect on said 1st land front face, and anode plate lead wire and catholyte. Said anode plate lead wire is connected to said electric conduction material, and it has the capacitor element by which it connected with said 2nd land through electroconductive glue, and said catholyte was carried on said printed circuit board. The chip mold solid-state electrolytic capacitor characterized by carrying out sheathing of said whole printed circuit board top surface containing said capacitor element with sheathing resin.

[Claim 2] The chip mold solid-state electrolytic capacitor according to claim 1 characterized by connecting with two or more piece juxtaposition, and mounting said capacitor element on said printed circuit board.

[Claim 3] The chip mold solid-state electrolytic capacitor according to claim 1 or 2 characterized by connecting said electric conduction material with said anode plate lead wire by welding.

[Claim 4] It has the 1st land and 2nd land which were counterered and prepared in the top face of the 1st electric insulating plate. The printed circuit board equipped with the 1st terminal and 2nd terminal which counterered said each land, were prepared in the inferior surface of tongue, and were connected to said each land by carrying out through hole **, respectively, It has the electric conduction material which stood erect on said 1st land front face, and anode plate lead wire and catholyte. The capacitor element which said anode plate lead wire was connected to said electric conduction material, and said catholyte was connected to said 2nd land through electroconductive glue, and was carried on said printed circuit board, The chip mold solid-state electrolytic capacitor characterized by having the 2nd electric insulating plate which counterered said printed circuit board and was formed in the front face of said capacitor element.

[Claim 5] The chip mold solid-state electrolytic capacitor according to claim 4 characterized by connecting with two or more piece juxtaposition, and mounting said capacitor element on said printed circuit board.

[Claim 6] The chip mold solid-state electrolytic capacitor according to claim 4 or 5 characterized by connecting said electric conduction material with said anode plate lead wire by welding.

[Claim 7] It has the 1st land and 2nd land which were counterered and prepared in the top face of an electric insulating plate. Equip the inferior surface of tongue of said electric insulating plate with 2 to four terminals prepared on the diagonal line, and said terminal of said each set is connected by the Bahia hall established in said electric insulating plate, and internal wiring, respectively. The printed circuit board with which said the 1st land and said 2nd land were connected to said one of one [of said each set] terminals by the through hole established in said electric insulating plate, It has the electric conduction material which stood erect on said 1st land front face, and anode plate lead wire and catholyte. Said anode plate lead wire is connected to said electric conduction material, and it has the capacitor element by which it connected with said 2nd land through electroconductive glue, and said catholyte was carried on said printed circuit board. The chip mold solid-state electrolytic capacitor characterized by carrying out sheathing of said whole printed circuit board top surface containing said capacitor element with sheathing resin.

[Claim 8] The chip mold solid-state electrolytic capacitor according to claim 7 characterized by connecting with two or more piece juxtaposition, and mounting said capacitor element on said printed circuit board.

[Claim 9] The chip mold solid-state electrolytic capacitor according to claim 7 or 8 characterized by connecting said electric conduction material with said anode plate lead wire by welding.

[Claim 10] It has the 1st land and 2nd land which were counterered and prepared in the top face of the 1st electric insulating plate. It has 2 to four terminals prepared in the inferior surface of tongue of said 1st

electric insulating plate on the diagonal line. Said terminal of said each set is connected by the Bahia hall established in said 1st electric insulating plate, and internal wiring, respectively. The printed circuit board with which each of said 1st land and said 2nd land is connected to said one of one [of said each set] terminals by the through hole established in said 1st electric insulating plate, It has the electric conduction material which stood erect on said 1st land front face, and anode plate lead wire and catholyte. The capacitor element which said anode plate lead wire was connected to said electric conduction material, and said catholyte was connected to said 2nd land through electroconductive glue, and was carried on said printed circuit board, The chip mold solid-state electrolytic capacitor characterized by having the 2nd electric insulating plate which countered said printed circuit board and was formed in the front face of said capacitor element.

[Claim 11] The chip mold solid-state electrolytic capacitor according to claim 10 characterized by connecting with two or more piece juxtaposition, and mounting said capacitor element on said printed circuit board.

[Claim 12] The chip mold solid-state electrolytic capacitor according to claim 10 or 11 characterized by connecting said electric conduction material with said anode plate lead wire by welding.

[Claim 13] The chip mold solid-state electrolytic capacitor according to claim 7 to 12 characterized by preparing the solder ball in the front face of said four terminals.

[Claim 14] The chip mold solid-state electrolytic capacitor according to claim 1 to 13 characterized by said electric conduction material being copper, a copper alloy, or an iron nickel alloy.

[Translation done.]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the chip mold solid-state electrolytic capacitor which added amelioration to the structure and the connection method of a capacitor element, an anode terminal, and a cathode terminal in more detail about a chip mold solid-state electrolytic capacitor.

[0002]

[Description of the Prior Art] Drawing 12 is the perspective view clearing and showing some conventional chip mold solid-state electrolytic capacitors. Drawing 13 is the sectional view which met the A-A' line of drawing 12. With reference to drawing 12 and drawing 13, the conventional chip mold solid-state electrolytic capacitor is explained. The catholyte of the front face of a capacitor element 1 is pasted up on a cathode terminal 5 through electroconductive glue 3, and the anode plate lead wire 2 which has come out of the capacitor element 1 is welded with the anode terminal 4. It is covered except the outcrop of a cathode terminal 5 and an anode terminal 4 by sheathing resin 6, and the outcrop is bent in accordance with the outer wall of the both-sides side of sheathing resin 6.

[0003] Especially, the cathode terminal 5 is processing it into the configuration which has a level difference beforehand so that a capacitor element 1 may be received, in order to pull out from the center of a side face of a product in case sheathing resin 6 is cast as shown in drawing 13. In order to secure the reinforcement which holds the cathode terminal 5 of this level difference configuration with sheathing resin 6, the sheathing resin 6 more than predetermined thickness is formed in the cathode terminal 5 upper part.

[0004] Moreover, the weld zone of the anode plate lead wire 2 and an anode terminal 4 is protected to the sheathing resin 6 interior, in order to prevent exfoliating in connection with post processing of an anode terminal 4 and a cathode terminal 5.

[0005]

[Problem(s) to be Solved by the Invention] There were the following technical problems in the above-mentioned conventional chip mold solid-state electrolytic capacitor.

(1) By the capacitor of the same case size, the size of the capacitor element 1 held in a case is restrained by the anode plate lead wire 2, the weld zone dimension of an anode terminal 4, and the level difference configuration of a cathode terminal 5. If it is going to attain the miniaturization of case size, in order to secure the level difference configurations of anode plate lead wire, the weld zone of an anode terminal, and a cathode terminal in sheathing resin, it is necessary for the configuration of electronic parts to sacrifice capacitor element size, although miniaturizing more is called for with the miniaturization of application electronic equipment, and advanced features. Moreover, when it was going to raise capacitor element volumetric efficiency, it was difficult to have to sacrifice reinforcement which it becomes impossible to secure the thickness of the sheathing resin of a cathode terminal, and holds the cathode terminal by sheathing resin, and to satisfy both to coincidence.

(2) After sheathing resin 6 formation, the outcrop of an anode terminal 4 and a cathode terminal 5 is fabricated so that the outer wall of the both-sides side of sheathing resin 6 may be met by bending processing, and it is difficult to change a terminal configuration freely according to a demand of a customer, and mounting effectiveness may worsen. Furthermore, it is easy to produce variation in the dimensional accuracy of these terminal configurations, and mounting nature is affected.

[0006] The approach of solving the trouble of the above-mentioned conventional chip mold solid-state electrolytic capacitor is indicated by the patent No. 2707863 official report. With this technique, a heat-resistant-resin plate is arranged on the top face and inferior surface of tongue of a solid electrolytic capacitor component, and direct continuation of the anode plate lead wire which stood erect in the catholyte of a

capacitor element and a capacitor element is carried out to the through hole established in the both ends of a heat-resistant-resin plate through electroconductive glue or solder. The through hole of a heat-resistant-resin plate functions as an external connection terminal.

[0007] Although needed to bend the cathode terminal, it did not need to be fabricated with the technique of the above-mentioned official report and effectiveness was acquired by solution of above (1) and the trouble of (2), when a capacitor was mounted in a printed wired board, the interface of an anode plate lead and electroconductive glue tends to have exfoliated and direct continuation of the anode plate lead was carried out to a through hole with solder, the technical problem from which the solder fuses and an anode plate lead will be in an opening condition completely occurred.

[0008] The purpose of this invention solves the trouble of the above-mentioned conventional technique, and is to offer the chip mold solid-state electrolytic capacitor with which the flexibility of an anode terminal and a cathode terminal, improvement in dimensional accuracy, and a big component pellet field were secured.

[0009] Furthermore, this invention corresponds to 4 terminal structures where polar management is not needed by securing the flexibility of a terminal, corresponds to contraction-ization of the land size of PWB by securing the dimensional accuracy of a terminal, and aims at offering the solid electrolytic capacitor which was excellent in mounting effectiveness and volumetric efficiency.

[0010]

[Means for Solving the Problem] The chip mold solid-state electrolytic capacitor of the configuration of the 1st of this invention It has the 1st land and 2nd land which were countered and prepared in the top face of an electric insulating plate. The printed circuit board equipped with the 1st terminal and 2nd terminal which countered said each land, were prepared in the inferior surface of tongue, and were connected to said each land by carrying out through hole **, respectively, It has the electric conduction material which stood erect on said 1st land front face, and anode plate lead wire and catholyte. Said anode plate lead wire is connected to said electric conduction material, and it has the capacitor element by which it connected with said 2nd land through electroconductive glue, and said catholyte was carried on said printed circuit board. It is characterized by carrying out sheathing of said whole printed circuit board top surface containing said capacitor element with sheathing resin.

[0011] In the 1st configuration of above-mentioned this invention, it can connect with two or more piece juxtaposition, and said capacitor element can be mounted on said printed circuit board, and said anode plate lead wire and said electric conduction material are connected by welding.

[0012] The chip mold solid-state electrolytic capacitor of the configuration of the 2nd of this invention It has the 1st land and 2nd land which were countered and prepared in the top face of the 1st electric insulating plate. The printed circuit board equipped with the 1st terminal and 2nd terminal which countered said each land, were prepared in the inferior surface of tongue, and were connected to said each land by carrying out through hole **, respectively, It has the electric conduction material which stood erect on said 1st land front face, and anode plate lead wire and catholyte. The capacitor element which said anode plate lead wire was connected to said electric conduction material, and said catholyte was connected to said 2nd land through electroconductive glue, and was carried on said printed circuit board, It is characterized by having the 2nd electric insulating plate which countered said printed circuit board and was formed in the front face of said capacitor element.

[0013] In the 2nd configuration of above-mentioned this invention, it can connect with two or more piece juxtaposition, and said capacitor element can be mounted on said printed circuit board, and said anode plate lead wire and said electric conduction material are connected by welding.

[0014] The chip mold solid-state electrolytic capacitor of the configuration of the 3rd of this invention It has the 1st land and 2nd land which were countered and prepared in the top face of an electric insulating plate. Equip the inferior surface of tongue of said electric insulating plate with 2 to four terminals prepared on the diagonal line, and said terminal of said each set is connected by the Bahia hall established in said electric insulating plate, and internal wiring, respectively. The printed circuit board with which said the 1st land and said 2nd land were connected to said one of one [of said each set] terminals by the through hole established in said electric insulating plate, It has the electric conduction material which stood erect on said 1st land front face, and anode plate lead wire and catholyte. Said anode plate lead wire is connected to said electric conduction material, and it has the capacitor element by which it connected with said 2nd land through electroconductive glue, and said catholyte was carried on said printed circuit board. It is characterized by carrying out sheathing of said whole printed circuit board top surface containing said capacitor element with sheathing resin.

[0015] In the 3rd configuration of above-mentioned this invention, it can connect with two or more piece

juxtaposition, and said capacitor element can be mounted on said printed circuit board, and said anode plate lead wire and said electric conduction material are connected by welding.

[0016] The chip mold solid-state electrolytic capacitor of the configuration of the 4th of this invention It has the 1st land and 2nd land which were countered and prepared in the top face of the 1st electric insulating plate. It has 2 to four terminals prepared in the inferior surface of tongue of said 1st electric insulating plate on the diagonal line. Said terminal of said each set is connected by the Bahia hall established in said 1st electric insulating plate, and internal wiring, respectively. The printed circuit board with which each of said 1st land and said 2nd land is connected to said one of one [of said each set] terminals by the through hole established in said 1st electric insulating plate, It has the electric conduction material which stood erect on said 1st land front face, and anode plate lead wire and catholyte. The capacitor element which said anode plate lead wire was connected to said electric conduction material, and said catholyte was connected to said 2nd land through electroconductive glue, and was carried on said printed circuit board, It is characterized by having the 2nd electric insulating plate which countered said printed circuit board and was formed in the front face of said capacitor element.

[0017] In the 4th configuration of above-mentioned this invention, it can connect with two or more piece juxtaposition, and said capacitor element can be mounted on said printed circuit board, and said anode plate lead wire and said electric conduction material are connected by welding.

[0018] In the 3rd and 4th configurations of above-mentioned this invention, a solder ball can be prepared in the front face of said four terminals, and it can consider as the solid electrolytic capacitor of a BGA mold.

[0019]

[Embodiment of the Invention] Next, the gestalt of operation of this invention is explained to a detail with reference to a drawing.

[0020] Drawing 1 is the perspective view clearing and showing some chip mold solid-state electrolytic capacitors of the gestalt of operation of the 1st of this invention. Drawing 2 is the sectional view which met the A-A' line of drawing 1 . in drawing 1 and drawing 2 , the same reference number should give a part equivalent to the part of the conventional example shown in drawing 12 and drawing 13 -- the explanation which overlaps in that of ***** is omitted.

[0021] The chip mold solid-state electrolytic capacitor of the gestalt of this operation The top face of an electric insulating plate 20 is equipped with the anode plate connection land 7 and the cathode connection land 8. The printed circuit board equipped with the anode terminal 4 and cathode terminal 5 which are connected to the inferior surface of tongue through each of the anode plate through hole 9 established in this each land and an electric insulating plate 20, and the cathode through hole 10, respectively (PWB12 shows), The anode plate lead wire 2 stands erect on the anode plate lead 11 which stood erect on anode plate connection land 7 front face, and one side face. The capacitor element 1 which catholyte (it is not displaying) was formed in other side faces, the anode plate lead wire 2 was connected to the anode plate lead 7, and this catholyte was connected to the cathode connection land 8 through electroconductive glue 3, and was carried on PWB12, It has sheathing resin 6 which carried out sheathing of the capacitor element on PWB12.

[0022] Connection of the anode plate lead wire 2 and the anode plate lead 11 is made by welding, and the fall of the connectability dependability of the anode plate lead wire 2 by the soldering temperature at the time of mounting of these components and the anode plate lead 11 is prevented.

[0023] An epoxy resin with a thickness of 0.1-0.3mm, polyimide resin, a fluororesin, etc. can be used for the ingredient of the electric insulating plate 20 of PWB12. Moreover, the anode plate connection land 7 of PWB12, the cathode connection land 8, an anode terminal 4, a cathode terminal 5 and the anode plate through hole 9, and the cathode through hole 10 consist of a copper metal membrane, and can perform nickel plating and Au plating to a front face. In addition, PWB12 can be manufactured with the usual printed-circuit technique.

[0024] Copper (Cu), a copper alloy, or an iron nickel (Fe-nickel) alloy can be used for the ingredient of the anode plate lead 11.

[0025] Electroconductive glue or soldering can perform as the erection approach to the anode plate connection land 7.

[0026] A capacitor element 1 is formed by forming a dielectric layer, a solid electrolyte layer, and catholyte in the anode plate object which consists of a tantalum metal which stood the anode plate lead wire 2 erect one by one with a well-known means. An epoxy resin is used for sheathing resin 6, and it is formed on PWB12 of transfer mold molding.

[0027] Next, with reference to drawing 1 and drawing 2 , the manufacture approach of the chip mold solid-

state electrolytic capacitor of the gestalt this operation is explained.

[0028] First, after carrying out hole down to the double-sided copper-clad electric insulating plate 20 made of an epoxy resin, the anode plate through hole 9 and the cathode through hole 10 which connect the rectangle-like anode plate connection land 7, the cathode connection land 8, an anode terminal 4, a cathode terminal 5, and each double-sided land and each double-sided terminal to both sides of an electric insulating plate 20 by copper plating and etching are formed, and PWB12 is manufactured. The thickness of the copper foil of a double-sided copper-clad electric insulating plate is formed in 5-18 micrometers by electroplating copper or radio copper plating, and copper plating is formed in the thickness of 10-25 micrometers. Moreover, the bore diameter (diameter) by which hole down is carried out to an electric insulating plate 20 is 0.25-5mm.

[0029] Next, the anode plate lead 11 which consists of copper (Cu), a copper alloy, or an iron nickel (Fe-nickel) alloy using the electroconductive glue containing silver, copper, nickel, etc. is connected to the front face of the anode plate connection land 7. The usual soldering can also be used instead of a conductive binder.

[0030] Next, the anode plate lead wire 2 is stood erect on the anode plate object which consists of a tantalum metal with a well-known technique, it is formed by forming a dielectric layer, a solid electrolyte layer, and catholyte in this anode plate object one by one, and the TAKONDENSA component 1 is prepared. This capacitor element is arranged on PWB. Catholyte justifies so that the anode plate lead wire 2 may come on the anode plate lead 11 on the cathode connection land of PWB12, and it connects the catholyte of a capacitor element 1 to the cathode connection land 8 of PWB12 through the electroconductive glue containing silver, copper, nickel, etc.

[0031] Next, after welding the anode plate lead wire 2 to the anode plate lead 11, resin sheathing of the whole PWB12 top is carried out by the transfer mold method using epoxy resin powder, and a chip mold solid-state electrolytic capacitor is completed.

[0032] In addition, the electric insulating plate of big size is used, two or more PWB12 is formed in this electric insulating plate, a capacitor element 1 is mounted on two or more of these PWB12, you may separate after resin sheathing by the transfer mold method, and cutting processing may separate into the chip mold solid-state electrolytic capacitor according to individual.

[0033] PWB12 serves both as connection and terminal structure of a capacitor element 1, the anode plate lead wire 2 is welded to the anode plate lead 11, and the chip mold solid-state electrolytic capacitor of the gestalt of operation of the 1st of above-mentioned this invention can make weld size the minimum. Moreover, since the catholyte of a capacitor element 1 is connected to the cathode connection land 8 with electroconductive glue 3 and it becomes possible about the thickness of sheathing resin 6 to make it the thickness of the wrap minimum in a capacitor element 1, it becomes possible to put in the bigger capacitor element 1 in the same case size, and the volumetric efficiency of a chip mold solid-state electrolytic capacitor can be improved.

[0034] Next, the chip mold solid-state electrolytic capacitor of the gestalt of operation of the 2nd of this invention is explained. Drawing 3 is the perspective view clearing and showing some chip mold solid-state electrolytic capacitors of the gestalt of operation of the 2nd of this invention, and drawing 4 is the sectional view which met the A-A' line of drawing 3. With the gestalt of this operation, it is characterized by pasting up the simple outer casing 14 on the top face of the capacitor element 1 carried on PWB12 with adhesives 13 instead of carrying out resin sheathing of the chip mold solid-state electrolytic capacitor of the gestalt of operation of the 1st of above-mentioned this invention.

[0035] PWB12 serves both as connection and terminal structure of a capacitor element 1, and the chip mold solid-state electrolytic capacitor of the gestalt of this 2nd operation is welded to the anode plate lead wire 2 and the anode plate lead 11. Sheathing completes the simple outer casing 14 required in order to connect with the cathode connection land 8 with electroconductive glue 3, for the catholyte of a capacitor element 1 to become unnecessary [sheathing] in order that there may be no post processing of a terminal, and to secure the mounting nature of a chip mold solid-state electrolytic capacitor by pasting up with adhesives 13. Therefore, a sheathing process and the trimming process accompanying this can be simplified.

[0036] In addition, from manufacture of PWB12, the chip mold solid-state electrolytic capacitor of the gestalt of this operation is performed by the same process as the gestalt of the 1st operation of the above until it mounts a capacitor element 1 in this PWB12.

[0037] Next, the chip mold solid-state electrolytic capacitor of the gestalt of operation of the 3rd of this invention is explained. Drawing 5 is the perspective view clearing and showing some chip mold solid-state electrolytic capacitors of the gestalt of operation of the 3rd of this invention, and drawing 6 is the sectional

view which met the A-A' line of drawing 5 . With the gestalt of this operation, it is the case where capacitor element 1a and capacitor element 1b are mounted in two juxtaposition on PWB12 to the chip mold solid-state electrolytic capacitor of the gestalt of the 2nd operation of the above. With the gestalt of this operation, the catholyte of capacitor element 1a and capacitor element 1b has pasted the cathode connection land 8 through electroconductive glue 3, respectively, anode plate lead-wire 2b of anode plate lead-wire 2a and capacitor element 1b of capacitor element 1a welds to the anode plate lead 11 further, respectively, and a chip mold solid-state electrolytic capacitor is obtained.

[0038] The chip mold solid-state electrolytic capacitor of the gestalt of this 3rd operation is effective in the ability to obtain a mass chip mold solid-state electrolytic capacitor easily, without the conventional chip mold solid-state electrolytic capacitor's becoming possible [arranging a capacitor element in two or more juxtaposition to the thing an anode terminal 4 and whose cathode terminal 5 are one pair need, respectively to one of a capacitor element 1, and considering as an one chip mold solid-state electrolytic capacitor], and performing large capacity-ization of each capacitor element. In addition, with the gestalt of this operation, the number of the capacitor elements which carry out parallel connection and which are mounted on PWB12 may carry out resin sheathing of the whole PWB12 top which may be two or more pieces and contains a capacitor element instead of the simple outer casing 14 like the gestalt of the 1st operation of the above.

[0039] Next, the chip mold solid-state electrolytic capacitor of the gestalt of operation of the 4th of this invention is explained. Drawing 7 is the perspective view clearing and showing some chip mold solid-state electrolytic capacitors of the gestalt of operation of the 4th of this invention, and drawing 8 is the sectional view which met the A-A' line of drawing 7 . Moreover, drawing 9 is the perspective view clearing and showing a part of PWB of the chip mold solid-state electrolytic capacitor of the gestalt of this operation.

[0040] With the gestalt of this operation, 4 lamellae are used as PWB12 to the chip mold solid-state electrolytic capacitor of the gestalt of the 3rd operation of the above. The PWB12 top was equipped with anode terminal a4a, anode terminal b4b, and cathode terminal a5a and cathode terminal b5b on the diagonal line, respectively, and has connected anode terminal a4a and anode terminal b4b in the anode plate through hole 9 and an interlayer's plate circuit 15. Moreover, a plate circuit 15 is connected with the anode plate lead 11 in the anode plate through hole 9, and cathode terminal a5a and cathode terminal b5b are connected in the cathode through hole 10 and an interlayer's cathode circuit 16. Furthermore, the cathode circuit 16 is connected with the cathode connection land 8 in the cathode through hole 10. Then, capacitor element a1a and capacitor element b1b are arranged in juxtaposition like the chip mold solid-state electrolytic capacitor of the gestalt of the 3rd operation of the above, it mounts on PWB12, sheathing is carried out by sheathing resin 6, and the chip mold solid-state electrolytic capacitor of the gestalt of the 4th operation is obtained.

[0041] In order that the conventional chip mold solid-state electrolytic capacitor may secure the polarity at the time of mounting, the chip mold solid-state electrolytic capacitor of the gestalt of this 4th operation is correspond the configuration of the land of PWB which mounts, and a polarity to 4 terminal structures to having ship the packing gestalt as a carrier tape which aligned the polarity in the one direction, and is effective in the ability to be able to change a packing gestalt into the bulk gestalt which arranged the direction of a capacitor configuration. In addition, with the gestalt of this operation, simple sheathing can be carried out like the gestalt of the 2nd operation of the above using the simple outer casing 14 instead of carrying out sheathing by sheathing resin 6.

[0042] Drawing 10 is the perspective view clearing and showing some chip mold solid-state electrolytic capacitors of the gestalt of operation of the 5th of this invention, and drawing 11 is the sectional view which met the A-A' line of drawing 10 . It is the case where BGA anode terminal a17a, BGA anode terminal b17b, and BGA cathode terminal a18a and BGA cathode terminal b18b that connected the solder ball to the anode terminal and the cathode terminal to the chip mold solid-state electrolytic capacitor of the gestalt of the 4th operation, respectively are formed with the gestalt of this operation.

[0043] Since the chip mold solid-state electrolytic capacitor of the gestalt of this 5th operation connects a solder ball to an anode terminal and a cathode terminal and is considering it as the BGA package to the chip mold solid-state electrolytic capacitor of the gestalt of the 4th operation, it can reduce the connection area of the land of PWB which mounts, and is effective in the ability of contraction of the land size of PWB to increase wiring between lands.

[0044]

[Effect of the Invention] As explained above, the following effectiveness is acquired in the chip mold solid-state electrolytic capacitor of this invention.

(1) Since anode plate lead connection is made by welding with anode plate lead wire, the chip mold solid-state electrolytic capacitor which was excellent in connection dependability is obtained.

(2) Since weld size of anode plate lead wire and an anode plate lead can be made into the minimum since it serves both as connection and terminal structure of a capacitor element by PWB, and the catholyte of a capacitor element connects with a cathode connection land with electroconductive glue, a capacitor element is made into the thickness of the wrap minimum, the thing of the thickness of sheathing resin can be carried out, and the volumetric efficiency of a capacitor can be improved. Therefore, there is effectiveness which can carry out the maximum reservation of the volumetric efficiency to enlargement of the capacitor element in the existing case size.

(3) Accompany this and it is effective in the ability to simplify a sheathing process and the trimming process accompanying this by pasting up a simple outer casing and securing mounting nature.

(4) A mass chip mold solid-state electrolytic capacitor can be obtained easily, without becoming possible to arrange a capacitor element in two or more juxtaposition, and to consider as an one chip mold solid-state electrolytic capacitor, and large-capacity-izing a capacitor element.

(5) By performing pre-processing, the terminal configuration by the land of PWB can change the land configuration used as a terminal into 4 terminal structures or BGA PAGGEJI correspondence easily, and is high. [of the precision of a configuration] Furthermore, this 4 terminal structure does not need polar management, but the packing gestalt of a chip mold solid-state electrolytic capacitor can be changed into a bulk gestalt from the carrier tape which sets the polar direction constant.

[Translation done.]

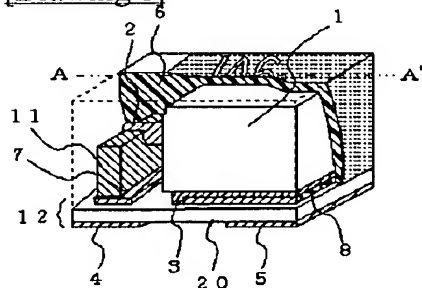
* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

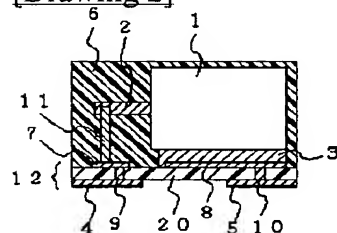
DRAWINGS

[Drawing 1]



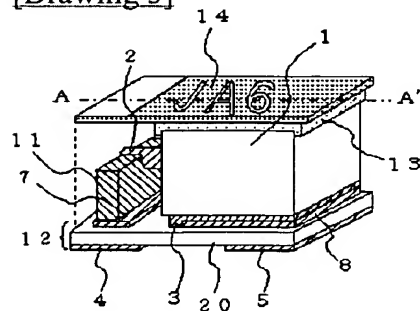
- | | |
|-------------|-------------|
| 1 : コンデンサ素子 | 7 : 陽極接続ランド |
| 2 : 陽極リード線 | 8 : 陰極接続ランド |
| 3 : 導電性接着剤 | 11 : 陽極リード |
| 4 : 陽極端子 | 12 : PWB |
| 5 : 陰極端子 | 20 : 絶縁板 |
| 6 : 外被樹脂 | |

[Drawing 2]



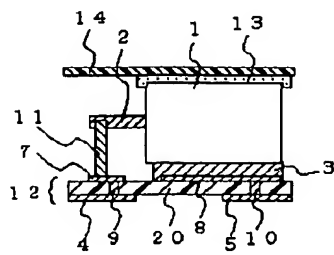
- | |
|---------------|
| 9 : 陽極スルーホール |
| 10 : 陰極スルーホール |

[Drawing 3]

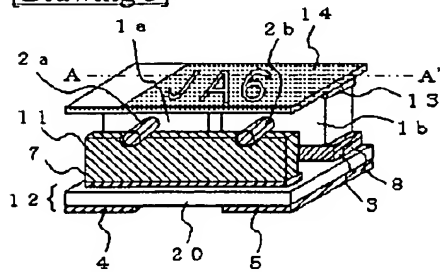


- | |
|------------|
| 13 : 接着剤 |
| 14 : 部品外装材 |

[Drawing 4]

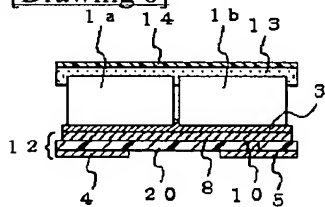


[Drawing 5]

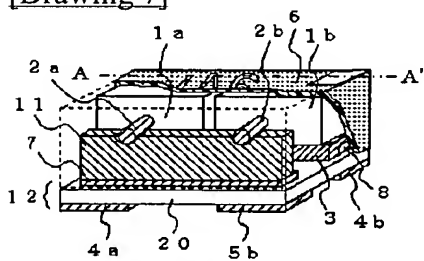


- 1 a: コンデンサ素子 a
 1 b: コンデンサ素子 b
 2 a: 陽極リード線 a
 2 b: 陽極リード線 b

[Drawing 6]

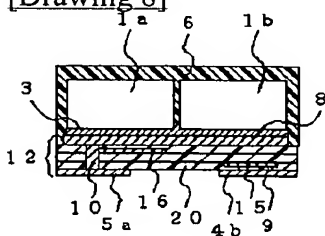


[Drawing 7]



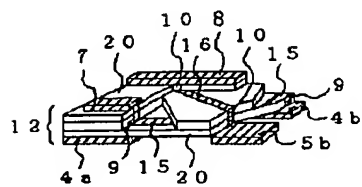
- 4 a: 陽極端子 a
 4 b: 陽極端子 b
 5 b: 陰極端子 b

[Drawing 8]

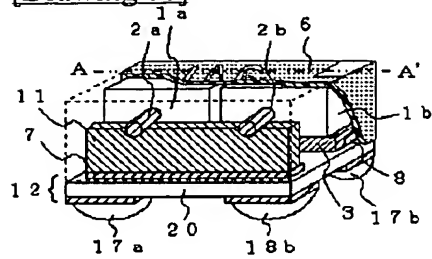


- 5 a: 陰極端子 a
 15: 陽極回路
 16: 陰極回路

[Drawing 9]

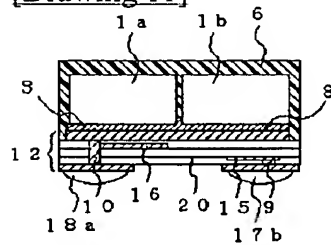


[Drawing 10]



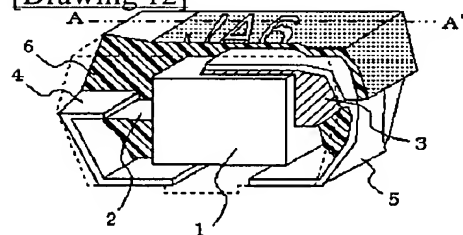
17a: BGA陽極端子a
 17b: BGA陽極端子b
 18b: BGA陰極端子b

[Drawing 11]

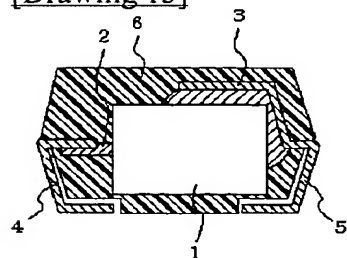


17b: BGA陽極端子b
 18a: BGA陰極端子a

[Drawing 12]



[Drawing 13]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-134362

(P 2 0 0 2 - 1 3 4 3 6 2 A)

(43) 公開日 平成14年5月10日(2002.5.10)

(51) Int. Cl. 7	識別記号	F I	テームト* (参考)
H 0 1 G	9/004	H 0 1 G 9/08	A 5E082
	4/008		C
	2/06	9/05	C
	4/38	1/01	
	9/012	1/035	C

審査請求 有 請求項の数14 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願2000-326816 (P2000-326816)

(22) 出願日 平成12年10月26日 (2000. 10. 26)

(71) 出願人 000236931

富山日本電気株式会社

富山県下新川郡入善町入膳560

(72) 発明者 田中 祐彦

富山県下新川郡入善町入膳560番地 富山
日本電気株式会社内

(74) 代理人 100082935

弁理士 京本 直樹 (外2名)

Fターム (参考) 5E082 CC10 EE02 EE13 EE23 FF05

FG03 HH21 HH25 HH47 PP08

FP04-0247-

CCWC-TD

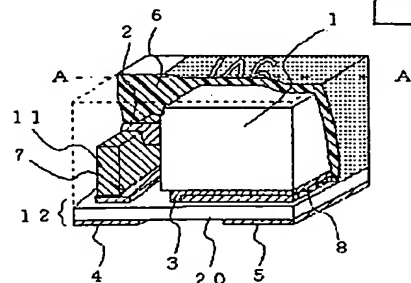
04.10.12

(54) 【発明の名称】 チップ型固体電解コンデンサ

(57) 【要約】

【課題】 外形サイズが縮小でき、大容量化が可能なチップ型固体電解コンデンサを提供する。

【解決手段】 絶縁板20の上面に対向して設けられた陽極接続ランド7および陰極接続ランド8を備え、下面に各ランドに対向して設けられ、該各ランドにそれぞれスルーホール介して接続された陽極端子4および陰極端子5を備えたと、陽極接続ランド7表面に植立された陽極リード11と、陽極リード線2と陰極層を備え、陽極リード線2が陽極リード11に接続され、陰極層が導電性接着剤を介して陰極接続ランド8に接続されてプリント回路板12上に搭載されたコンデンサ素子1とを備え、コンデンサ素子1を含むプリント回路板12上全面を外装樹脂6によって外装したことを特徴とするチップ型固体電解コンデンサ。



- | | |
|-------------|-------------|
| 1 : コンデンサ素子 | 7 : 陽極接続ランド |
| 2 : 陽極リード線 | 8 : 陰極接続ランド |
| 3 : 導電性接着剤 | 11 : 陽極リード |
| 4 : 陽極端子 | 12 : PWB |
| 5 : 陰極端子 | 20 : 絶縁板 |
| 6 : 外装樹脂 | |

SEARCH REPORT

【特許請求の範囲】

【請求項1】 絶縁板の上面に対向して設けられた第1のランドおよび第2のランドを備え、下面に前記各ランドに対向して設けられ、前記各ランドにそれぞれスルーホール介して接続された第1の端子および第2の端子を備えたプリント回路板と、前記第1のランド表面に植立された導電材と、陽極リード線と陰極層を備え、前記陽極リード線が前記導電材に接続され、前記陰極層が導電性接着剤を介して前記第2のランドに接続されて前記プリント回路板上に搭載されたコンデンサ素子とを備え、前記コンデンサ素子を含む前記プリント回路板上全面が外装樹脂によって外装されていることを特徴とするチップ型固体電解コンデンサ。

【請求項2】 前記コンデンサ素子が2個以上並列に接続されて前記プリント回路板上に実装されていることを特徴とする請求項1記載のチップ型固体電解コンデンサ。

【請求項3】 前記陽極リード線と前記導電材が溶接によって接続されていることを特徴とする請求項1または2記載のチップ型固体電解コンデンサ。

【請求項4】 第1の絶縁板の上面に対向して設けられた第1のランドおよび第2のランドを備え、下面に前記各ランドに対向して設けられ、前記各ランドにそれぞれスルーホール介して接続された第1の端子および第2の端子を備えたプリント回路板と、前記第1のランド表面に植立された導電材と、陽極リード線および陰極層を備え、前記陽極リード線を前記導電材に接続され、前記陰極層を導電性接着剤を介して前記第2のランドに接続されて前記プリント回路板上に搭載されたコンデンサ素子と、前記コンデンサ素子の表面に前記プリント回路板に対向して設けられた第2の絶縁板とを備えたことを特徴とするチップ型固体電解コンデンサ。

【請求項5】 前記コンデンサ素子が2個以上並列に接続されて前記プリント回路板上に実装されていることを特徴とする請求項4記載のチップ型固体電解コンデンサ。

【請求項6】 前記陽極リード線と前記導電材が溶接によって接続されていることを特徴とする請求項4または5記載のチップ型固体電解コンデンサ。

【請求項7】 絶縁板の上面に対向して設けられた第1のランドおよび第2のランドを備え、前記絶縁板の下面に対角線上に設けられた2対の4端子を備え、前記各対の前記端子が前記絶縁板に設けられたバイアホールおよび内部配線によってそれぞれ接続され、前記第1のランドおよび前記第2のランドが前記各対のどちらかの一方の前記端子に前記絶縁板に設けられたスルーホールにより接続されたプリント回路板と、前記第1のランド表面に植立された導電材と、陽極リード線および陰極層を備え、前記陽極リード線が前記導電材に接続され、前記陰極層が導電性接着剤を介して前記第2のランドに接続さ

れて前記プリント回路板上に搭載されたコンデンサ素子とを備え、前記コンデンサ素子を含む前記プリント回路板上全面が外装樹脂によって外装されていることを特徴とするチップ型固体電解コンデンサ。

【請求項8】 前記コンデンサ素子が2個以上並列に接続されて前記プリント回路板上に実装されていることを特徴とする請求項7記載のチップ型固体電解コンデンサ。

【請求項9】 前記陽極リード線と前記導電材が溶接によって接続されていることを特徴とする請求項7または8記載のチップ型固体電解コンデンサ。

【請求項10】 第1の絶縁板の上面に対向して設けられた第1のランドおよび第2のランドを備え、前記第1の絶縁板の下面に対角線上に設けられた2対の4端子を備え、前記各対の前記端子が前記第1の絶縁板に設けられたバイアホールおよび内部配線によってそれぞれ接続され、前記第1のランドおよび前記第2のランドのそれぞれが前記各対のどちらかの一方の前記端子に前記第1の絶縁板に設けられたスルーホールにより接続されているプリント回路板と、前記第1のランド表面に植立された導電材と、陽極リード線および陰極層を備え、前記陽極リード線が前記導電材に接続され、前記陰極層が導電性接着剤を介して前記第2のランドに接続されて前記プリント回路板上に搭載されたコンデンサ素子と、前記コンデンサ素子の表面に前記プリント回路板に対向して設けられた第2の絶縁板とを備えたことを特徴とするチップ型固体電解コンデンサ。

【請求項11】 前記コンデンサ素子が2個以上並列に接続されて前記プリント回路板上に実装されていることを特徴とする請求項10記載のチップ型固体電解コンデンサ。

【請求項12】 前記陽極リード線と前記導電材が溶接によって接続されていることを特徴とする請求項10または11記載のチップ型固体電解コンデンサ。

【請求項13】 前記4端子の表面にはんだボールが設けられていることを特徴とする請求項7～12のいずれかに記載のチップ型固体電解コンデンサ。

【請求項14】 前記導電材が銅、銅合金または鉄ニッケル合金であることを特徴とする請求項1～13のいずれかに記載のチップ型固体電解コンデンサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、チップ型固体電解コンデンサに関し、より詳しくは、コンデンサ素子と陽極端子及び陰極端子の構造と接続方法に改良を加えたチップ型固体電解コンデンサに関するものである。

【0002】

【従来の技術】 図12は、従来のチップ型固体電解コンデンサの一部を切り開いて示す斜視図である。図13は、図12のA-A'線に沿った断面図である。図12

と図13を参照して従来のチップ型固体電解コンデンサについて説明する。コンデンサ素子1の表面の陰極層は、導電性接着剤3を介して陰極端子5に接着され、そのコンデンサ素子1から出ている陽極リード線2が、陽極端子4と溶接されている。陰極端子5と陽極端子4の露出部以外が外装樹脂6で覆われており、その露出部が外装樹脂6の両側面の外壁に沿って折り曲げられている。

【0003】特に陰極端子5は、図13に示すように、外装樹脂6を成型する際に製品の側面中央から引き出すためにコンデンサ素子1を受ける様に予め段差のある形状に加工を行っている。この段差形状の陰極端子5を外装樹脂6によって保持する強度を確保するために陰極端子5上部に所定の厚さ以上の外装樹脂6が形成されている。

【0004】また、陽極リード線2と陽極端子4の溶接部は陽極端子4と陰極端子5の後加工に伴って剥離するのを防止するために外装樹脂6内部に保護されている。

【0005】

【発明が解決しようとする課題】上記の従来のチップ型固体電解コンデンサには次のような課題があった。

(1) 同じケースサイズのコンデンサでは、ケース内に収容されるコンデンサ素子1のサイズが陽極リード線2と陽極端子4の溶接部寸法と陰極端子5の段差形状に制約される。電子部品の形状は応用電子機器の小型化、高機能化に伴い、より小型化することが求められているが、ケースサイズの小型化を図ろうとすると、陽極リード線と陽極端子の溶接部と陰極端子の段差形状を外装樹脂内に確保するためにコンデンサ素子サイズを犠牲にする必要がある。また、コンデンサ素子体積効率を高めようとすると、陰極端子の外装樹脂の厚みが確保できなくなり、外装樹脂による陰極端子を保持する強度を犠牲にしなければならず、両者を同時に満足させることが困難であった。

(2) 陽極端子4と陰極端子5の露出部は、外装樹脂6形成後、折り曲げ加工によって外装樹脂6の両側面の外壁に沿うように成形されており、端子形状を顧客の要求に合わせて自由に変更することが困難であり、実装効率が悪くなる場合がある。さらに、これらの端子形状の寸法精度にバラツキが生じやすく、実装性に影響を与える。

【0006】上記の従来のチップ型固体電解コンデンサの問題点を解決する方法が特許第2707863号公報に開示されている。この技術では、固体電解コンデンサ素子の上面および下面に耐熱性樹脂板を配置し、耐熱性樹脂板の両端部に設けたスルーホールにコンデンサ素子の陰極層とコンデンサ素子に植立された陽極リード線を導電性接着剤またははんだを介して直接接続している。耐熱性樹脂板のスルーホールは外部接続端子として機能する。

【0007】上記公報の技術では、陰極端子は折り曲げて成形する必要がなく、上記の(1)および(2)の問題点の解決には効果が得られているものの、コンデンサをプリント配線板に実装する際に、陽極リードと導電性接着剤との界面が剥離しやすく、また、陽極リードをはんだでスルーホールに直接接続した場合には、そのはんだが溶融して陽極リードが完全にオープン状態になる課題があった。

【0008】本発明の目的は、上記の従来技術の問題点を解決し、陽極端子及び陰極端子のフレキシビリティと寸法精度の向上と大きな素子ペレット領域が確保されたチップ型固体電解コンデンサを提供することにある。

【0009】更に、本発明は、端子のフレキシビリティを確保することで極性管理が要らない4端子構造に対応し、端子の寸法精度を確保することでPWBのランドサイズの縮小化に対応し、実装効率と体積効率の優れた固体電解コンデンサを提供することを目的とするものである。

【0010】

【課題を解決するための手段】本発明の第1の構成のチップ型固体電解コンデンサは、絶縁板の上面に対向して設けられた第1のランドおよび第2のランドを備え、下面に前記各ランドに対向して設けられ、前記各ランドにそれぞれスルーホール介して接続された第1の端子および第2の端子を備えたプリント回路板と、前記第1のランド表面に植立された導電材と、陽極リード線と陰極層を備え、前記陽極リード線が前記導電材に接続され、前記陰極層が導電性接着剤を介して前記第2のランドに接続されて前記プリント回路板上に搭載されたコンデンサ素子とを備え、前記コンデンサ素子を含む前記プリント回路板上全面が外装樹脂によって外装されていることを特徴とする。

【0011】上記の本発明の第1の構成において、前記コンデンサ素子は、2個以上並列に接続して前記プリント回路板上に実装することができ、また、前記陽極リード線と前記導電材は溶接によって接続される。

【0012】本発明の第2の構成のチップ型固体電解コンデンサは、第1の絶縁板の上面に対向して設けられた第1のランドおよび第2のランドを備え、下面に前記各ランドに対向して設けられ、前記各ランドにそれぞれスルーホール介して接続された第1の端子および第2の端子を備えたプリント回路板と、前記第1のランド表面に植立された導電材と、陽極リード線および陰極層を備え、前記陽極リード線を前記導電材に接続され、前記陰極層を導電性接着剤を介して前記第2のランドに接続されて前記プリント回路板上に搭載されたコンデンサ素子と、前記コンデンサ素子の表面に前記プリント回路板に対向して設けられた第2の絶縁板とを備えたことを特徴とする。

【0013】上記の本発明の第2の構成において、前記

コンデンサ素子は、2個以上並列に接続して前記プリント回路板上に実装することができ、また、前記陽極リード線と前記導電材は溶接によって接続される。

【0014】本発明の第3の構成のチップ型固体電解コンデンサは、絶縁板の上面に対向して設けられた第1のランドおよび第2のランドを備え、前記絶縁板の下面に対角線上に設けられた2対の4端子を備え、前記各対の前記端子が前記絶縁板に設けられたバイアホールおよび内部配線によってそれぞれ接続され、前記第1のランドおよび前記第2のランドが前記各対のどちらかの一方の前記端子に前記絶縁板に設けられたスルーホールにより接続されたプリント回路板と、前記第1のランド表面に植立された導電材と、陽極リード線および陰極層を備え、前記陽極リード線が前記導電材に接続され、前記陰極層が導電性接着剤を介して前記第2のランドに接続されて前記プリント回路板上に搭載されたコンデンサ素子とを備え、前記コンデンサ素子を含む前記プリント回路板上全面が外装樹脂によって外装されていることを特徴とする。

【0015】上記の本発明の第3の構成において、前記コンデンサ素子は、2個以上並列に接続して前記プリント回路板上に実装することができ、また、前記陽極リード線と前記導電材は溶接によって接続される。

【0016】本発明の第4の構成のチップ型固体電解コンデンサは、第1の絶縁板の上面に対向して設けられた第1のランドおよび第2のランドを備え、前記第1の絶縁板の下面に対角線上に設けられた2対の4端子を備え、前記各対の前記端子が前記第1の絶縁板に設けられたバイアホールおよび内部配線によってそれぞれ接続され、前記第1のランドおよび前記第2のランドのそれぞれが前記各対のどちらかの一方の前記端子に前記第1の絶縁板に設けられたスルーホールにより接続されているプリント回路板と、前記第1のランド表面に植立された導電材と、陽極リード線および陰極層を備え、前記陽極リード線が前記導電材に接続され、前記陰極層が導電性接着剤を介して前記第2のランドに接続されて前記プリント回路板上に搭載されたコンデンサ素子と、前記コンデンサ素子の表面に前記プリント回路板に対向して設けられた第2の絶縁板とを備えたことを特徴とする。

【0017】上記の本発明の第4の構成において、前記コンデンサ素子は、2個以上並列に接続して前記プリント回路板上に実装することができ、また、前記陽極リード線と前記導電材は溶接によって接続される。

【0018】上記の本発明の第3および第4の構成において、前記4端子の表面にはんだボールを設け、BGA型の固体電解コンデンサとすることができる。

【0019】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して詳細に説明する。

【0020】図1は、本発明の第1の実施の形態のチッ

プ型固体電解コンデンサの一部を切り開いて示す斜視図である。図2は、図1のA-A'線に沿った断面図である。図1、図2において、図12、図13に示した従来例の部分と同等の部分には同じ参照番号が付けられているので重複する説明は省略する。

【0021】本実施の形態のチップ型固体電解コンデンサは、絶縁板20の上面に陽極接続ランド7と陰極接続ランド8を備え、下面に該各ランドと絶縁板20に設けられた陽極スルーホール9および陰極スルーホール10のそれぞれを介して接続されている陽極端子4および陰極端子5をそれぞれ備えたプリント回路板(PWB12で示す)と、陽極接続ランド7表面に植立された陽極リード11と、一側面に陽極リード線2が植立され、他の側面に陰極層(表示していない)が形成され、陽極リード線2を陽極リード7に接続し、該陰極層を導電性接着剤3を介して陰極接続ランド8に接続されてPWB12上に搭載されたコンデンサ素子1と、PWB12上のコンデンサ素子を外装した外装樹脂6とを備えている。

【0022】陽極リード線2と陽極リード11の接続は溶接によって行われており、本部品の実装時のはんだ付け温度による陽極リード線2と陽極リード11の接続信頼性の低下を防止している。

【0023】PWB12の絶縁板20の材料には厚さ0.1~0.3mmのエポキシ樹脂、ポリイミド樹脂、フッ素樹脂等が使用できる。またPWB12の陽極接続ランド7、陰極接続ランド8、陽極端子4、陰極端子5および陽極スルーホール9、陰極スルーホール10は銅金属膜からなり、表面にNiめっきとAuめっきを施すことができる。なお、PWB12は通常のプリント配線技術によって製造できる。

【0024】陽極リード11の材料には、銅(Cu)、銅合金または鉄ニッケル(Fe-Ni)合金が使用できる。

【0025】陽極接続ランド7への植立方法としては、導電性接着剤またははんだ付けによって行うことができる。

【0026】コンデンサ素子1は、陽極リード線2を植立したタンタル金属からなる陽極体に公知の手段で順次誘電体層、固体電解質層、陰極層を形成することによって形成される。外装樹脂6にはエポキシ樹脂が使用され、トランスファーマールド成型によってPWB12上に形成される。

【0027】次に、図1、図2を参照して本実施の形態のチップ型固体電解コンデンサの製造方法を説明する。

【0028】まず、エポキシ樹脂製の両面銅張り絶縁板20に穴明けした後、銅めっきとエッチングにより絶縁板20の両面に矩形状の陽極接続ランド7、陰極接続ランド8、陽極端子4、陰極端子5、両面の各ランドと各端子を接続する陽極スルーホール9および陰極スルーホール10を形成してPWB12を製造する。両面銅張り

絶縁板の銅箔の厚さは5～18 μ m、銅めっきは電気めっき銅または無電銅めっきで10～25 μ mの厚さに形成される。また、絶縁板20に穴明けされる穴径(直径)は0.25～5mmである。

【0029】次に、陽極接続ランド7の表面に銀、銅、ニッケル等を含む導電性接着剤を使用して銅(Cu)、銅合金または鉄ニッケル(Fe-Ni)合金からなる陽極リード11を接続する。導電性接着材の代わりに通常のはんだ付けを使用することもできる。

【0030】次に公知の技術によりタンタル金属からなる陽極体に陽極リード線2を植立し、この陽極体に順次誘電体層、固体電解質層、陰極層を形成することによって形成されたコンデンサ素子1を準備する。このコンデンサ素子をPWB上に配置する。陰極層がPWB12の陰極接続ランド上に、陽極リード線2が陽極リード11上くるように位置調整し、コンデンサ素子1の陰極層を銀、銅、ニッケル等を含む導電性接着剤を介してPWB12の陰極接続ランド8に接続する。

【0031】次に、陽極リード線2を陽極リード11に溶接した後、PWB12上全体をエポキシ樹脂粉末を使用してトランスファーモールド法によって樹脂外装し、チップ型固体電解コンデンサが完成する。

【0032】なお、大きなサイズの絶縁板を使用して、この絶縁板に複数個のPWB12を形成し、この複数個のPWB12上にコンデンサ素子1を実装してトランスファーモールド法によって樹脂外装後、切断加工によって個別のチップ型固体電解コンデンサに分離してもよい。

【0033】上記の本発明の第1の実施の形態のチップ型固体電解コンデンサは、PWB12がコンデンサ素子1の接続と端子構造を兼ね、陽極リード線2が陽極リード11に溶接され、溶接寸法を最小限とすることができる。また、コンデンサ素子1の陰極層が陰極接続ランド8に導電性接着剤3にて接続されるため、外装樹脂6の厚みをコンデンサ素子1を覆う最小限の厚さにすることが可能になることから、同一ケースサイズにおいてより大きなコンデンサ素子1を入れることが可能となり、チップ型固体電解コンデンサの体積効率を改善できる。

【0034】次に、本発明の第2の実施の形態のチップ型固体電解コンデンサについて説明する。図3は、本発明の第2の実施の形態のチップ型固体電解コンデンサの一部を切り開いて示す斜視図であり、図4は、図3のA-A'線に沿った断面図である。本実施の形態では、上記の本発明の第1の実施の形態のチップ型固体電解コンデンサの樹脂外装をする代わりに、PWB12上に搭載したコンデンサ素子1の上面に簡易外装板14を接着剤13にて接着したことを特徴としている。

【0035】この第2の実施の形態のチップ型固体電解コンデンサは、PWB12がコンデンサ素子1の接続と端子構造を兼ね、陽極リード線2と陽極リード11に溶

接される。コンデンサ素子1の陰極層は、陰極接続ランド8に導電性接着剤3にて接続され、端子の後加工が無いために外装が不要となり、チップ型固体電解コンデンサの実装性を確保するために必要な簡易外装板14を接着剤13にて接着することで外装が完了する。そのために、外装工程とこれに伴うバリ取り工程を簡略化できる。

【0036】なお、本実施の形態のチップ型固体電解コンデンサはPWB12の製造から、コンデンサ素子1をこのPWB12に実装するまでは、上記の第1の実施の形態と同様な工程によって行われる。

【0037】次に、本発明の第3の実施の形態のチップ型固体電解コンデンサについて説明する。図5は、本発明の第3の実施の形態のチップ型固体電解コンデンサの一部を切り開いて示す斜視図であり、図6は、図5のA-A'線に沿った断面図である。本実施の形態では、上記の第2の実施の形態のチップ型固体電解コンデンサに対して、PWB12上にコンデンサ素子1aとコンデンサ素子1bを並列に2個実装した場合である。本実施の形態では、導電性接着剤3を介してコンデンサ素子1aとコンデンサ素子1bの陰極層がそれぞれ陰極接続ランド8に接着されており、さらにコンデンサ素子1aの陽極リード線2aとコンデンサ素子1bの陽極リード線2bがそれぞれ陽極リード11に溶接してチップ型固体電解コンデンサを得る。

【0038】この第3の実施の形態のチップ型固体電解コンデンサは、従来のチップ型固体電解コンデンサがコンデンサ素子1の1個に対して陽極端子4と陰極端子5がそれぞれ1対必要なのに対して、コンデンサ素子を複数並列に並べて1個のチップ型固体電解コンデンサとすることが可能となり、個々のコンデンサ素子の大容量化を行うことなく、容易に大容量のチップ型固体電解コンデンサを得ることができるという効果がある。なお、本実施の形態では、PWB12上に並列接続して実装するコンデンサ素子の数は2個以上であってもよく、また、簡易外装板14の代わりに、上記の第1の実施の形態のように、コンデンサ素子を含むPWB12上全体を樹脂外装してもよい。

【0039】次に、本発明の第4の実施の形態のチップ型固体電解コンデンサについて説明する。図7は、本発明の第4の実施の形態のチップ型固体電解コンデンサの一部を切り開いて示す斜視図であり、図8は、図7のA-A'線に沿った断面図である。また、図9は、本実施の形態のチップ型固体電解コンデンサのPWBの一部を切り開いて示す斜視図である。

【0040】本実施の形態では、上記の第3の実施の形態のチップ型固体電解コンデンサに対してPWB12として4層板を使用している。PWB12上は、陽極端子a4aと陽極端子b4b及び陰極端子a5aと陰極端子b5bをそれぞれ対角線上に備え、陽極スルーホール9

と中間層の陽極回路15にて陽極端子a4aと陽極端子b4bを接続している。また、陽極リード11と陽極回路15を陽極スルーホール9にて接続され、陰極スルーホール10と中間層の陰極回路16にて陰極端子a5aと陰極端子b5bが接続されている。さらに陰極接続ランド8と陰極回路16を陰極スルーホール10にて接続している。この後、上記の第3の実施の形態のチップ型固体電解コンデンサと同様にコンデンサ素子a1aとコンデンサ素子b1bを並列に並べてPWB12上に実装して、外装樹脂6にて外装されて第4の実施の形態のチップ型固体電解コンデンサを得る。

【0041】この第4の実施の形態のチップ型固体電解コンデンサは、従来のチップ型固体電解コンデンサが実装時の極性を確保するため、梱包形態を一方に極性を整列させたキャリアテープとして出荷する必要があったのに対して、実装を行うPWBのランドの形状と極性を4端子構造に対応することで、梱包形態をコンデンサ形状の方向を揃えたバルク形態に変更できるという効果がある。なお、本実施の形態では、外装樹脂6で外装する代わりに、上記の第2の実施の形態のように、簡易外装板14を使用して簡易外装することができる。

【0042】図10は、本発明の第5の実施の形態のチップ型固体電解コンデンサの一部を切り開いて示す斜視図であり、図11は、図10のA-A'線に沿った断面図である。本実施の形態では、第4の実施の形態のチップ型固体電解コンデンサに対して陽極端子及び陰極端子にそれぞれはんだボールを接続したBGA陽極端子a17aとBGA陽極端子b17b及びBGA陰極端子a18aとBGA陰極端子b18bが形成された場合である。

【0043】この第5の実施の形態のチップ型固体電解コンデンサは、第4の実施の形態のチップ型固体電解コンデンサに対して、陽極端子および陰極端子にはんだボールを接続しBGAパッケージとしているため、実装を行うPWBのランドの接続面積を縮小でき、PWBのランドサイズの縮小によりランド間の配線を増やすことができるという効果がある。

【0044】

【発明の効果】以上説明したように、本発明のチップ型固体電解コンデンサでは、次のような効果が得られる。

(1) 陽極リード線と陽極リード接続が溶接によって行われるために、接続信頼性のすぐれたチップ型固体電解コンデンサが得られる。

(2) PWBでコンデンサ素子の接続と端子構造を兼ねるため、陽極リード線と陽極リードの溶接寸法を最小限とすることができ、また、コンデンサ素子の陰極層が陰極接続ランドに導電性接着剤にて接続するため、外装樹脂の厚みをコンデンサ素子を覆う最小限の厚さにすることでコンデンサの体積効率を改善できる。したがって、既存のケースサイズでのコンデンサ素子の大型化に

対して、体積効率を最大限確保することができる効果がある。

(3) これに付随して、簡易外装板を接着して実装性を確保することで、外装工程とこれに伴うバリ取り工程を簡略化できるという効果がある。

(4) コンデンサ素子を複数並列に並べて1個のチップ型固体電解コンデンサとすることが可能となり、コンデンサ素子を大容量化することなく、容易に大容量のチップ型固体電解コンデンサを得ることができる。

(5) PWBのランドによる端子形状は、前加工を行うことにより端子となるランド形状を4端子構造やBGAパッケージ対応に容易に変更が可能であり、形状の精度も高い。さらに、この4端子構造は極性管理を必要とせず、チップ型固体電解コンデンサの梱包形態を極性方向を一定とするキャリアテープからバルク形態に変更できる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態のチップ型固体電解コンデンサの一部を切り開いて示す斜視図である。

【図2】図1のA-A'線に沿った断面図である。

【図3】本発明の第2の実施の形態のチップ型固体電解コンデンサの一部を切り開いて示す斜視図である。

【図4】図3のA-A'線に沿った断面図である。

【図5】本発明の第3の実施の形態のチップ型固体電解コンデンサの一部を切り開いて示す斜視図である。

【図6】図5のA-A'線に沿った断面図である。

【図7】本発明の第4の実施の形態のチップ型固体電解コンデンサの一部を切り開いて示す斜視図である。

【図8】図7のA-A'線に沿った断面図である。

【図9】本発明の第4の実施の形態のチップ型固体電解コンデンサのPWBの一部を切り開いて示す斜視図である。

【図10】本発明の第5の実施の形態のチップ型固体電解コンデンサの一部を切り開いて示す斜視図である。

【図11】図10のA-A'線に沿った断面図である。

【図12】従来のチップ型固体電解コンデンサの一部を切り開いて示す斜視図である。

【図13】図12のA-A'線に沿った断面図である。

【符号の説明】

- | | |
|-----|----------|
| 1 | コンデンサ素子 |
| 1 a | コンデンサ素子a |
| 1 b | コンデンサ素子b |
| 2 | 陽極リード線 |
| 3 | 導電性接着剤 |
| 4 | 陽極端子 |
| 4 a | 陽極端子a |
| 4 b | 陽極端子b |
| 5 | 陰極端子 |
| 5 a | 陰極端子a |
| 5 b | 陰極端子b |

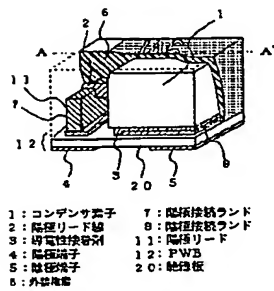
11

12

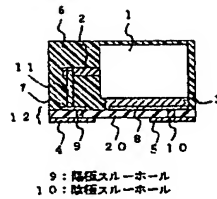
- 6 外装樹脂
7 陽極接続ランド
8 陰極接続ランド
9 陽極スルーホール
10 陰極スルーホール
11 陽極リード
12 PWB
13 接着剤

- 14 簡易外装板
15 陽極回路
16 陰極回路
17 a BGA陽極端子 a
17 b BGA陽極端子 b
18 a BGA陰極端子 a
18 b BGA陰極端子 b

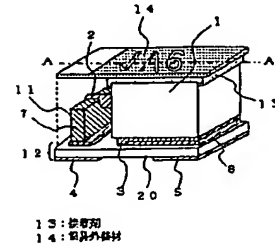
【図1】



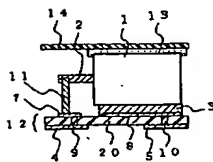
【図2】



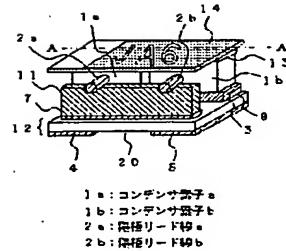
【図3】



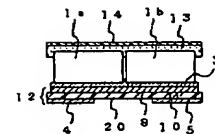
【図4】



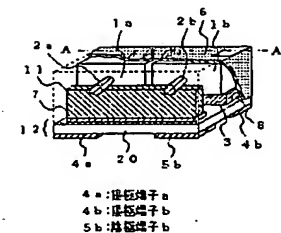
【図5】



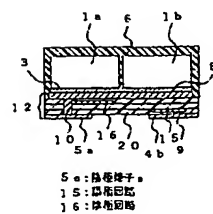
【図6】



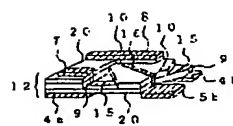
【図7】



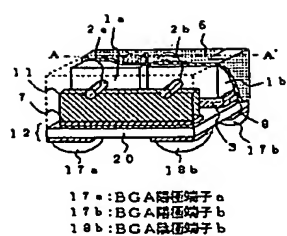
【図8】



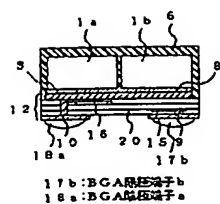
【図9】



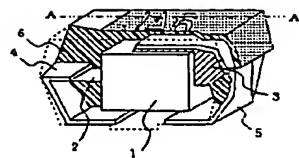
【図10】



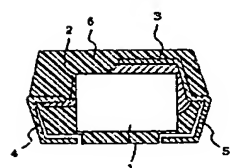
【図11】



【図12】



【図13】



フロントページの続き

(51) Int. Cl.⁷

H01G 9/08

識別記号

FI

H01G 4/38

9/05

テロート(参考)

A
D
E
N
P